

DIALOG(R)File 351:Derwent WPI  
(c) 2002 Derwent Info Ltd. All rts. reserv.

011918868 \*\*Image available\*\*  
WPI Acc No: 1998-335778/199830  
XRAM Acc No: C98-104183  
XRPX Acc No: N98-262096

**Solar cell production with high conversion efficiency - comprises forming semiconductor member on inexpensive temporary substrate**

Patent Assignee: CANON KK (CANO )

Inventor: NAKAGAWA K; NISHIDA S; SAKAGUCHI K; YONEHARA T; KATSUMI N; SHOJI N; TAKAO Y

Number of Countries: 028 Number of Patents: 007

Patent Family:

| Patent No         | Kind | Date     | Applicat No | Kind | Date     | Week     |
|-------------------|------|----------|-------------|------|----------|----------|
| EP 851513         | A2   | 19980701 | EP 97122777 | A    | 19971223 | 199830 B |
| AU 9749268        | A    | 19980702 | AU 9749268  | A    | 19971224 | 199837   |
| JP 10189924       | A    | 19980721 | JP 96350132 | A    | 19961227 | 199839   |
| JP 10190029       | A    | 19980721 | JP 96350133 | A    | 19961227 | 199839   |
| KR 98064747       | A    | 19981007 | KR 9775167  | A    | 19971227 | 199949   |
| <u>US 6190937</u> | B1   | 20010220 | US 97999132 | A    | 19971229 | 200112   |
| AU 739882         | B    | 20011025 | AU 9749268  | A    | 19971224 | 200173   |

Priority Applications (No Type Date): JP 96350133 A 19961227; JP 96350132 A 19961227

Patent Details:

| Patent No | Kind | Lan | Pg | Main IPC | Filing Notes |
|-----------|------|-----|----|----------|--------------|
|-----------|------|-----|----|----------|--------------|

|           |    |   |    |             |  |
|-----------|----|---|----|-------------|--|
| EP 851513 | A2 | E | 40 | H01L-031/18 |  |
|-----------|----|---|----|-------------|--|

Designated States (Regional): AL AT BE CH DE DK ES FI FR GB GR IE IT LI  
LT LU LV MC MK NL PT RO SE SI

|            |   |  |  |             |  |
|------------|---|--|--|-------------|--|
| AU 9749268 | A |  |  | H01L-031/18 |  |
|------------|---|--|--|-------------|--|

|             |   |  |    |             |  |
|-------------|---|--|----|-------------|--|
| JP 10189924 | A |  | 16 | H01L-027/12 |  |
|-------------|---|--|----|-------------|--|

|             |   |  |    |             |  |
|-------------|---|--|----|-------------|--|
| JP 10190029 | A |  | 15 | H01L-031/04 |  |
|-------------|---|--|----|-------------|--|

|             |   |  |  |             |  |
|-------------|---|--|--|-------------|--|
| KR 98064747 | A |  |  | H01L-031/04 |  |
|-------------|---|--|--|-------------|--|

|            |    |  |  |             |  |
|------------|----|--|--|-------------|--|
| US 6190937 | B1 |  |  | H01L-021/76 |  |
|------------|----|--|--|-------------|--|

|           |   |  |  |             |                                  |
|-----------|---|--|--|-------------|----------------------------------|
| AU 739882 | B |  |  | H01L-031/18 | Previous Publ. patent AU 9749268 |
|-----------|---|--|--|-------------|----------------------------------|

Abstract (Basic): EP 851513 A

A semiconductor member is produced by: (a) implanting boron into a silicon substrate (201); (b) forming a porous layer (202) by anodising in hydrofluoric acid solution; (c) immersing the substrate into a melt to grow a semiconductor layer (203) of undoped silicon under a reducing atmosphere and at high temperature using liquid phase epitaxy (LPE); (d) growing a p+ silicon layer by LPE (204); and (e) bonding a second substrate (205), typically polyimide, onto the first using a copper paste (209) and then separating the substrates at the porous layer (202a,b) and removing it completely to release the first substrate for reuse and the second for fabrication into a completed solar cell element.

USE - Used to produced solar cells.

ADVANTAGE - Cells with higher performance can be produced at lower cost on a flexible substrate.

Dwg.2F/12

Title Terms: SOLAR; CELL; PRODUCE; HIGH; CONVERT; EFFICIENCY; COMPRISE; FORMING; SEMICONDUCTOR; MEMBER; INEXPENSIVE; TEMPORARY; SUBSTRATE

Derwent Class: L03; U12

International Patent Class (Main): H01L-021/76; H01L-027/12; H01L-031/04; H01L-031/18

International Patent Class (Additional): C23C-016/02; H01L-021/301

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-E05B; L04-C01C; L04-C02B

Manual Codes (EPI/S-X): U12-A02A; U12-A02A3

Derwent Registry Numbers: 1669-U; 1712-U; 1778-U

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-189924

(43) 公開日 平成10年(1998) 7月21日

(51) IntCl<sup>6</sup>

識別記号

F I

H 0 1 L 27/12  
31/04

H 0 1 L 27/12  
31/04

B

X

審査請求 未請求 請求項の数 9 O L (全 16 頁)

(21) 出願番号 特願平8-350132

(22) 出願日 平成8年(1996)12月27日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 西田 彰志

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 中川 克己

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 坂口 清文

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 弁理士 山下 頼平

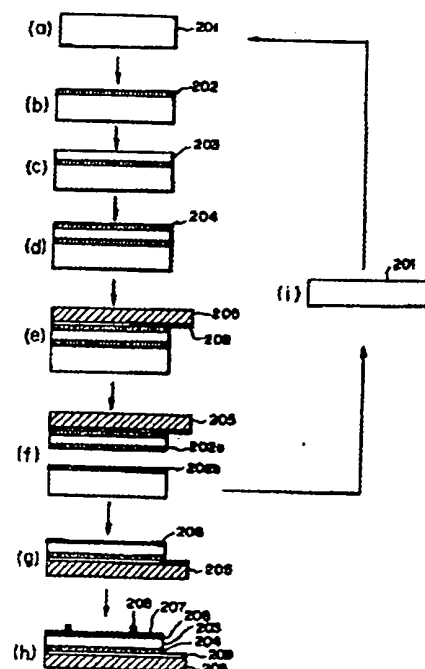
最終頁に続く

(54) 【発明の名称】 半導体基材の製造方法、および太陽電池の製造方法

(57) 【要約】

【課題】 半導体基材の結晶の高性能化と低コストの両立が困難。高効率で低コストかつフレキシブルな形態の太陽電池の作製が困難。

【解決手段】 基体201表面に多孔質層202を形成する工程(イ)、高温の還元性雰囲気のもとで、成長させる半導体を構成する元素を過飽和状態まで溶解した溶液に多孔質層202を浸漬し、多孔質層202表面に結晶質の半導体層203を成長させる工程(ロ)、多孔質層202及び半導体層203が形成された基体201表面に、基体205を接着する工程(ハ)、多孔質層202を介して基体201と基体205とを分離する工程(ニ)、を有する。工程(ロ)の代わりに、成長させる半導体を構成する元素を一定濃度まで溶解した溶液に、その表面温度を前記濃度の溶液が飽和となる温度より低くした多孔質層202を浸漬して、多孔質層202表面に半導体層203を成長させる工程を用いる。



## 【特許請求の範囲】

【請求項1】 少なくとも、次の工程(イ)～(ニ)を有することを特徴とする半導体基材の製造方法。

(イ) 第1の基体の表面に多孔質層を形成する工程

(ロ) 高温の還元性雰囲気のもとで、成長させる半導体を構成する元素を過飽和状態まで溶解した溶液に前記多孔質層を浸漬し、前記多孔質層表面に半導体層を成長させる工程

(ハ) 少なくとも前記多孔質層及び前記半導体層が形成された第1の基体の表面に、第2の基体を接着する工程

(ニ) 前記多孔質層を介して前記第1の基体と前記第2の基体とを分離して、前記半導体層を前記第1の基体より剥離して前記第2の基体に転写する工程

【請求項2】 少なくとも、次の工程(イ)～(ニ)を有することを特徴とする半導体基材の製造方法。

(イ) 第1の基体の表面に多孔質層を形成する工程

(ロ) 成長させる半導体を構成する元素を一定濃度まで溶解した溶液に、その表面温度を前記濃度の溶液が飽和となる温度より低くした前記多孔質層を浸漬して、前記多孔質層表面に半導体層を成長させる工程

(ハ) 少なくとも前記多孔質層及び前記半導体層が形成された第1の基体の表面に、第2の基体を接着する工程

(ニ) 前記多孔質層を介して前記第1の基体と前記第2の基体とを分離して、前記半導体層を前記第1の基体より剥離して前記第2の基体に転写する工程

【請求項3】 請求項1又は請求項2の工程(ニ)で分離された第1の基体の表面を処理して、再度前記工程

(イ)の第1の基体として投入することを特徴とする半導体基材の製造方法。

【請求項4】 請求項1又は請求項2の工程(ニ)で分離された第1の基体の表面を処理した後、その表面に液相成長法で不純物を導入した半導体層を成長し、再度前記工程(イ)の第1の基体として投入することを特徴とする半導体基材の製造方法。

【請求項5】 請求項4に記載の半導体基材の製造方法において、前記不純物を導入した半導体層を形成するに先立ち、前記表面処理後の第1の基体の表面に液相成長法で、不純物を導入しない又はより低濃度の不純物を導入した半導体層を形成することを特徴とする半導体基材の製造方法。

【請求項6】 請求項4又は請求項5に記載の半導体基材の製造方法において、前記第1の基体として、純度99.99%以下の半導体を使用することを特徴とする半導体基材の製造方法。

【請求項7】 請求項1～請求項6のいずれかの請求項に記載の半導体基材の製造方法において、前記第1の基体は結晶質である半導体基材の製造方法。

【請求項8】 請求項1～請求項7にいずれかの請求項

に記載の記載の半導体基材の製造方法において、前記第1の基体はシリコン単結晶である半導体基材の製造方法。

【請求項9】 請求項1～請求項8のいずれかの請求項に記載の第2の基体に転写された半導体層を用いて製造されてなる太陽電池の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体基材の製造方法および太陽電池の製造方法に係わる。より詳細には、低コスト基板上に形成可能な薄膜結晶を使用した高性能な太陽電池の製造方法に好適に用いられるものである。

【0002】

【従来の技術】各種機器の駆動エネルギー源や商用電力と系統連結させる電源として、太陽電池が広く研究されている。太陽電池はコスト的要請から低価格基板上に素子を形成できることが望まれる。一方、太陽電池を構成する半導体としては一般にシリコンが用いられる。中でも、光エネルギーを電力に変換する効率すなわち光電変換効率の観点からは、単結晶シリコンが極めて優れている。一方大面積化および低コスト化の観点からは、アモルファスシリコンが有利である。また、近年アモルファスシリコンなみの低コストと単結晶なみの高エネルギー変換効率とを得る目的で、多結晶シリコンが使用されるようになってきた。

【0003】ところが、このような単結晶或多結晶シリコンにおいて従来採用されている方法では、塊状の結晶をスライスして板状の基板とするため、その厚さを0.3mm以下にすることは困難で、基板は一般に入射光の吸収に必要な厚さ(20 $\mu$ m～50 $\mu$ m)以上の厚さを有し、材料が十分に利用されていなかった。また最近では溶解したシリコンの液滴を鋳型に流し込むスピン法によりシリコンシートを形成する方法が提案されているが、それでも厚さは最低でも0.1mm～0.2mm程度となり、まだ薄型化が十分ではない。即ち、シリコンをさらに薄型化することにより低コスト化を図る余地がある。

【0004】そこで、単結晶シリコン基板上に成長した薄膜のエピタキシャル層を基板から分離(剥離)して太陽電池に用いることで高エネルギー変換効率と低コスト化を達成する試みが提案されている(Milnes, A.G. and Feucht, D.L., "Peeled Film Technology Solar Cells", IEEE Photovoltaic Specialist Conference, p. 338, 1975)。この方法では基板となる単結晶シリコンと成長エピタキシャル層との間にSiGeの中間層を挿入し、その上にシリコン層を(ヘテロ)エピタキシャル成長してから、この中間層を選択的に溶解させて成長層を剥がす。しかし一般的にヘテロエピタキシャル成長した層は、基板と格子定数が異なるため成長界面で欠陥が誘起されやすい。またゲルマニウムの様なシリコンよりはる

かに高価な材料を用いるという点でプロセス・コスト的に有利であると言えない。

【0005】また、米国特許第4,816,420号には、マスク材を介して結晶基板上に選択的エピタキシャル成長を行い、さらに横方向に結晶を成長する方法によりシート状の結晶を形成した後、基板より分離することにより、薄型の結晶太陽電池が得られることが開示されている。しかしこの方法においては、シート状結晶をへき開を利用して機械的に剥がすために、シート状結晶がある程度の大きさ以上になると剥がす途中で破損し易くなる。特に太陽電池の様に大面積化を図る場合、上述の方法は実用が困難となる。

【0006】また、特開平6-45622号公報においては、シリコンウエハ表面に陽極化成により多孔質シリコン層を形成した後剥離し、剥離した多孔質層を金属基板上に固着させてから多孔質層上にエピタキシャル層を形成し、これを用いて薄膜結晶太陽電池が作製することが示されている。しかし、この方法においては金属基板が高温プロセスに曝されるため、エピタキシャル層内に不純物が混入し易く、特性が制限されるという問題がある。また、アモルファスシリコン太陽電池で実現されている様に、もしフレキシブルな基板、例えばポリイミド等の高分子フィルム上に薄膜の半導体層が形成されれば、曲面形状の物体上にも設置可能となり、応用分野の拡大が期待されるが、前記の単結晶あるいは多結晶シリコン太陽電池のプロセスでは高温を必要とするため、このような低耐熱性基板を使用することは困難であった。

【0007】

【発明が解決しようとする課題】ところで特開平8-213645号公報では、シリコンウエハ表面に陽極化成により形成された多孔質シリコンの上に太陽電池の活性層をエピタキシャル成長し、その後多孔質シリコン層の部分から活性層を剥離できることが示されている。従って、高価な単結晶基板が繰り返し利用できるばかりでなく、フレキシブルな低耐熱性基板上に高効率な太陽電池を形成できることになった。しかし特開平8-213645号公報によれば、活性層のエピタキシャル成長はCVD法によって行っている。CVD法でジクロルシラン( $\text{SiH}_2\text{Cl}_2$ )やトリクロルシラン( $\text{SiHCl}_3$ )等の原料ガスと大量の水素ガスを使用することになるが、このような高価なガスを大量に用いて、20~50 $\mu\text{m}$ の厚さのシリコン膜を堆積すると相応のコストがかかり、たかだか厚さ0.5~1.0 $\mu\text{m}$ ですむアモルファスシリコンにくらべコスト的に相当に不利となる。

【0008】シリコンのエピタキシャル成長を低コストで行うには、CVD等のガスを用いる方法ではなく、液相成長法が有利である。液相成長法では溶融したSn、In、Cu、Al等の金属中にシリコン粒を溶かし込み、この中に結晶性の基板を浸漬した後溶液を過飽和状態として、この基板上にシリコンを成長させる。液相成

長法は使用原料が廉価な上、原料を無駄にする部分が少なくすむ。また1000℃以下の様な、Siの融点に比べかなり低い温度で成長が行えるのでスピン法に比べてもエネルギー的に有利である。ところが実際に液相成長法でシリコンの成長を行うと、異常な結晶粒の発達が起こったり、成長した薄膜半導体層がうまく剥離できない等、太陽電池としての使用に耐えない場合が少なくないのが実情である。従って単結晶または多結晶としての高性能とアモルファスシリコンなみの低コストとの両立を図ることが困難であった。

【0009】またエピタキシャル成長用の基板(第1の基体)としては、単結晶シリコンウエハばかりでなく、高品質な多結晶シリコンウエハも使用できるが、基板からの不純物拡散の影響を避けるためには、その基板自体に素子が作り込める程度に高純度であることが必要となりコスト面から少なくとも数十回の繰り返し使用が必要であった。しかし繰り返し使用回数が増え、結晶の表面状態の変化等により陽極化成の条件が変化するため、生産上取り扱い難い点があった。

(発明の目的)本発明はこのような現状に鑑みなされたものであって、特性の良好な半導体基材の製造方法、特に太陽電池の製造方法に好適な製造方法を提供することを目的とする。

【0010】本発明の他の目的は低耐熱性ではあるが、廉価でフレキシブルな基板上に薄膜半導体層を形成することにより、様々な利用形態がとれる半導体基材の製造方法を提供することにある。また、薄膜半導体層を用いて結晶太陽電池を形成することにより、様々な利用形態がとれる高効率太陽電池の製造方法を提供することを目的とする。

【0011】本発明のさらに別の目的は結晶基板上に形成したエピタキシャル層を剥離して半導体基材にするとともに結晶基板を再使用すること、及び廉価な原料の利用により高性能かつさらに低コストな半導体基材を提供することにある。また、半導体基材を太陽電池とするとともに結晶基板を再使用すること、及び廉価な原料の利用により高性能かつさらに低コストな太陽電池を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明は、上述の従来技術における問題を解決し、上記の目的を達成すべく本発明者らが鋭意研究を重ねた結果完成に至ったものであり、特性が良好で安価な半導体基材の製造方法および太陽電池の製造方法に係わる。

【0013】すなわち本発明の第1の半導体基材の製造方法は、少なくとも、次の工程(イ)~(ニ)を有することを特徴とする半導体基材の製造方法である。

【0014】(イ) 第1の基体の表面に多孔質層を形成する工程

(ロ) 高温の還元性雰囲気のもとで、成長させる半導

体を構成する元素を過飽和状態まで溶解した溶液に前記多孔質層を浸漬し、前記多孔質層表面に半導体層を成長させる工程

(ハ) 少なくとも前記多孔質層及び前記半導体層が形成された第1の基体の表面に、第2の基体を接着する工程

(ニ) 前記多孔質層を介して前記第1の基体と前記第2の基体とを分離して、前記半導体層を前記第1の基体より剥離して前記第2の基体に転写する工程

また、本発明の第2の半導体基材の製造方法は、少なくとも、次の工程(イ')～(ニ')を有することを特徴とする半導体基材の製造方法である(なお、工程イ'、ハ'、ニ'は上記の工程イ、ハ、ニと同じ工程である)。

【0015】(イ') 第1の基体の表面に多孔質層を形成する工程

(ロ') 成長させる半導体を構成する元素を一定濃度まで溶解した溶液に、その表面温度を前記濃度の溶液が飽和となる温度より低くした前記多孔質層を浸漬して、前記多孔質層表面に半導体層を成長させる工程

(ハ') 少なくとも前記多孔質層及び前記半導体層が形成された第1の基体の表面に、第2の基体を接着する工程

(ニ') 前記多孔質層を介して前記第1の基体と前記第2の基体とを分離して、前記半導体層を前記第1の基体より剥離して前記第2の基体に転写する工程

本発明の太陽電池の製造方法は、上記第1及び第2の半導体基材の製造方法を用いたものである。

【0016】本発明では特に、工程(ロ)又は(ロ')として液相成長法、すなわち半導体を構成する元素を溶解した溶液に前記多孔質層を浸漬しその表面に前記薄膜半導体層を成長する方法を採用する点、また更に少なくとも当初(多孔質層を浸漬した直後)の溶液の過飽和の程度を精密に制御すること、さらには前記多孔質層の表面温度を溶液が飽和となる温度より低くして溶液に浸漬すること、により品位の高い薄膜半導体層が得やすく、さらに多孔質層での剥離を容易になしうる点に特徴がある。また前記の多孔質層の形成・剥離に伴う第1の基体の厚さの減少を補うため、液相成長法にて第1の基体の表面に結晶層を成長させることにより、第1の基体を有効利用するとともに、基体の品位に直接影響されずに、多孔質層の最適化を図ることも可能となる。

【0017】なお、多孔質を介しての分離位置は、多孔質中、多孔質と第1の基体との界面、あるいは多孔質と半導体層との界面、のいずれでもよい。分離後に多孔質が残留していない基体側は多孔質の除去の必要はない。

【0018】また、本願において、分離された第1の基体の表面の処理とは、残留した多孔質を除去する処理をいうが、さらに残留した多孔質を除去した後表面平坦性が不十分であれば、通常の半導体プロセスで使用され

る研磨、エッチング等、あるいは水素を含む雰囲気での熱処理等の表面平坦化を図る処理も含まれる。

【0019】

【発明の実施の形態】以下、本発明の実施形態について太陽電池を取り上げて説明するが、本発明は第2の基体上に半導体層を転写する製造方法に関するものであり、半導体層にはトランジスタ、ダイオード、LED等の半導体素子が形成可能なので、特に太陽電池の製造に限定されるものではない。

【0020】本発明の方法により製造される太陽電池の構造の一例を図1に、また本発明の製造プロセスの一例を図2に示す。図1および図2において、105、205は低耐熱性基板、109、209は裏面電極、104、204は $p^+(n^-)$ 層、103、203は活性( $p^-(n^-)$ )層、106、206は $n^+(p^+)$ 層、107、207は透明導電層、108、208は集電電極、である。ここで、 $n^+(p^+)$ 層106、206と活性( $p^-(n^-)$ )層103、203は半導体接合を形成し光起電力を発生する。活性( $p^-(n^-)$ )層103、203は太陽光を吸収しキャリアを発生する本体でシリコンの場合10～50 $\mu m$ 程度に厚くする。一方、 $n^+(p^+)$ 層106、206は厚さ1 $\mu m$ 以下で十分である。また $p^+(n^-)$ 層104、204は電極109、209との間にバックサーフェスフィールドを形成し、電極109、209近傍でのキャリアの再結晶を防止する機能を持つが必須ではない。また1 $\mu m$ 以下の厚さで十分機能する。ここで、 $n^+(p^+)$ 層106、206と活性( $p^-(n^-)$ )層103、203と $p^+(n^-)$ 層104、204なる表記は、106、206が $n^+$ ならば、103、203は $p^-$ 、104、204は $p^+$ とすることを示し、106、206が $p^+$ ならば、103、203は $n^-$ 、104、204は $n^+$ とすることを示し、各々の組み合わせで機能を果たすが、106、206が $n^+$ の組み合わせなら集電電極側が負の、106、206が $p^+$ の組み合わせなら集電電極側が正の、起電力を発生する点が異なる。

【0021】次に図2に基づき、本発明の製造方法の工程の概略について説明する。結晶質の第1の基体201としては、例えば単結晶半導体ウエハを使用する。その表面に不純物を熱拡散、イオン打ち込みすることにより、またはウエハ作製時に導入し、少なくともウエハ表面に $p^+$ (あるいは $n^+$ )層が形成されるようにする(図2(a))。次に不純物を導入した側のウエハ表面をHF溶液中で陽極化成により多孔質層202を形成する(図2(b))。陽極化成における多孔質化において、特開平7-302889号公報に記載されたように、化成電流レベルを例えば途中で低レベルから高レベルへ変化させる等によりあらかじめ多孔質層の構造に疎密の変化を設けておくことで、エピタキシャル成長後に多孔質層で分離されやすいように制御することができる。次いで前記多孔質層の上に液相成長法により活性( $p^-(n^-)$ )層として機

能する単結晶半導体層203をエピタキシャル成長させる。次いで必要に応じ $p^+(n^+)$ 層の単結晶半導体層204をエピタキシャル成長させる。さらにその上に予め裏面電極209をその上に形成した第2の基体205を $p^+(n^+)$ 層204に固着させるか、 $p^+(n^+)$ 層204を形成した後、 $p^+(n^+)$ 層204の上に裏面電極209を形成してから第2の基体205を固着させる(図2(d)~(e))。固着した第2の基体205と第一の結晶質基体201との間に力を作用させて機械的に多孔質層を分離することで、単結晶半導体層203、204を第一の結晶質基体201から第2の基体205上に転写する(図2(f))。転写後、単結晶半導体層203表面に残っている多孔質層202aをエッチングで除去した後、 $n^+(p^+)$ 型の半導体層206、透明導電層207および集電電極208を形成して太陽電池とする(図2(g)~(h))。剥離が終わった後の第一の結晶質基体201は、その表面に残っている多孔質層202bをエッチング等により除去/処理することにより再び最初の工程(図2(a))に供せられる。

【0022】次に本発明の製造方法のポイントとなる点について詳細に説明する。

【0023】まず多孔質層202について、結晶質の第1の基体201の材料としてシリコンを用いた例(すなわち、多孔質層がシリコンの例)について説明する。シリコンの多孔質層202の機械的強度はporosity(多孔度)により異なるが、バルクシリコンよりも十分に弱いと考えられる。例えば、porosityが50%であれば機械的強度はバルクの半分以下と考えて良い。仮に多孔質シリコン層202の表面に第2の基体205を接着させると、第2の基体205と多孔質層202との間に十分な接着力があれば、多孔質層を形成したシリコンウエハ201と第2の基体205との間に圧縮、引っ張りあるいはせん断力をかけると多孔質シリコン層202が破壊される。さらにporosityを増加させればより弱い力で多孔質層202を破壊できる。

【0024】シリコン基板は濃度が10%以上のHF溶液を用いた陽極化成法により多孔質化させることができる。陽極化成時に流す電流の量としてはHF濃度や所望とされる多孔質層の膜厚あるいは多孔質層表面状態等によって適宜決められるが、大体数 $\text{mA}/\text{cm}^2$ ~数十 $\text{mA}/\text{cm}^2$ の範囲が適当である。またHF溶液にエチルアルコール等のアルコールを添加することにより、陽極化成時に発生する反応生成気体の気泡を瞬時に攪拌することなく反応表面から除去でき、均一かつ効率よく多孔質シリコンを形成することができる。添加するアルコールの量はHF濃度や所望とする多孔質層の膜厚あるいは多孔質層の表面状態によって適宜決められ、特にHF濃度が低くなりすぎないように注意して決める必要がある。単結晶シリコンの密度は $2.33\text{ g}/\text{cm}^3$ であるが、多孔質シリコン層は、HF溶液濃度を50~20%

に変化させることでその密度を $1.1\sim0.6\text{ g}/\text{cm}^3$ の範囲に変化させることができる。また、陽極化成電流を変えることでもporosityを変化させることができ、電流を増大することでporosityも増加する。

【0025】陽極化成による多孔質シリコンの形成には陽極反応に正孔が必要であり、そのため主に正孔の存在するp型シリコンで多孔質化が行われるとされている

(T. Unagami, J. Electrochem. Soc., vol. 127, 476 (1980))。しかし、一方で低抵抗n型シリコンであれば多孔質化されるという報告もあり(R. P. Holmstrom and J. Y. Chi, Appl. Phys. Lett., vol. 42, 386 (1983))。p型n型の別を問わず低抵抗シリコンで多孔質化が可能である。また導電型によって選択的に多孔質化が可能であり、FIPOS (Full Isolation by Porous Oxidized Silicon) プロセスのように暗所で陽極化成を行うことによりp層のみを多孔質化できる。

【0026】単結晶シリコンを陽極化成して得られた多孔質シリコンは、透過電子顕微鏡の観察によると数nm程度の径の孔が形成されており、その密度は単結晶シリコンの半分以下になる。にもかかわらず単結晶性は維持されており、多孔質シリコンの上にエピタキシャル層を成長させることが可能である。また、多孔質層はその内部に大量の空隙が形成されているために、体積に比べて表面積が飛躍的に増大しており、その結果化学的エッチング速度は通常の単結晶層のエッチング速度に比べて、著しく増速される。ただし、エピタキシャル成長に先だって水素雰囲気中で950~1100℃でアニールすることにより、良質なエピタキシャル層が得られることが知られており、これは高温の還元性雰囲気中で、多孔質層の最表面が再構成されて平坦化したためであるとされている(日経マイクロデバイス、1994年7月号、76ページ)。

【0027】また単結晶シリコンに替えて多結晶シリコンを用いても同様に陽極化成により多孔質層が得られ、その上に結晶シリコン層を成長させることができる(この場合多結晶シリコンの結晶粒の大きさに対応した部分的なエピタキシャル成長が可能である)。さらに詳細については各実施例の中で説明する。

【0028】次に薄膜半導体層を形成するための液相成長法について説明する。図5は本発明の製造方法における液相成長法を説明するための溶媒Mと溶質S(例えばシリコン)の熱平衡状態での模式的な相図である。ここで横軸501は溶液中の溶質Sの平均濃度を表し、左端は純溶媒の状態を表し右に向かって溶質Sの濃度が増す。また縦軸502は溶液の温度を表し、溶液の状態は曲線503を境界として大きく2つの領域に分かれる。領域504にあるPでは溶媒M中に均一に溶質Sが溶解しており、その濃度は横軸に示される濃度と一致する。領域505は溶質Sの一部が固体化して析出し、例えばQにおいては固体Sと、濃度Dqの溶液とが共存する。

曲線503上の状態R0の溶液中にこの温度で融解しない材料で作った基体を浸漬し、ゆっくりと溶液の温度を下げていくと、溶液中の溶質Sの濃度は曲線503に沿って、例えばR1まで減少してゆく。R0とR1の濃度差に当たる溶質Sが基体の表面に固体として堆積する。特に基体が結晶質である場合には、固体Sも基体の結晶性を引き継いだ結晶質となる場合があり、エピタキシャル成長と呼ばれる。通常基体の材料と固体Sが一致している場合に最もエピタキシャル成長が容易であるが、異質でもエピタキシャル成長は可能である（ヘテロエピタキシャル成長）。この様にして結晶質の第1の基体の表面に薄膜半導体層を成長させることができる。なお一般には、溶液を丁度飽和状態、または若干未飽和の状態として、基体を浸漬して若干の時間の経過した後、溶液を飽和状態に調整しなおして結晶の成長を始める。こうすることで基板の表面の不純物や欠陥が熱平衡の効果で除去され、高品質の結晶が成長しやすくなると考えられている。しかしながら実際に多孔質層上に液相成長法で成長を行ってみると幾つかの問題が生じることが分かった。以下、本発明者らが行った実験に基づいて説明を行う。

【0029】なおエピタキシャル成長は、シラン（ $\text{SiH}_4$ ）、ジクロルシラン（ $\text{SiH}_2\text{Cl}_2$ ）、トリクロルシラン（ $\text{SiHCl}_3$ ）等のガスを熱やプラズマの作用で分解して行う（CVD法）等、液相成長法以外の方法でも可能であるが、液相成長法が最も熱平衡状態に近い状態で成長が行われるため良質な薄膜半導体層が得やすく、また堆積に必要な原料のコストも低い。

【0030】まず、図8に本発明を実施するのに好適な太陽電池の半導体層の成長装置の1例を示す。なお、この装置は実験例1〜3、実施例1において用いられる。図8に示されるように、装置の全体は大きく分けて3つの部分からなっている。601はロードロック室で開閉扉602を閉じることににより内部を機密に保つことが出来る。603は窒素の導入ラインで内部の大気を窒素に置換することが出来る。604は水素アニール槽で、ゲートバルブ605を通してロードロック室601との間で試料の移送ができる。水素アニール槽604には水素導入ライン606から水素を流量を制御しつつ導入することができる。608はヒーターで水素アニール槽604の内部に置かれた基板616を加熱することが出来る。基板616は2枚のシリコンウエハが背中合わせに貼りあわされた組が、ホルダーで一定の間隔を保って複数平行に配置されている。基板は不図示の移送機構で上下にゲートバルブを通して移動出来る様になっている。609は液相成長槽でゲート\*

\*バルブ610を通して水素アニール槽604との間で試料の移送ができる。液相成長槽609には水素導入ライン611から水素が供給され、液相成長中雰囲気還元性に保つことができる。614はカーボンのボートでヒーター613で加熱され、内部のIn等の低融点金属にシリコン等の半導体を構成する元素と必要に応じてドーパント元素が溶かし込まれる様になっている。

【0031】（実験1）標準的な陽極化成により表面に多孔質層を形成したp型シリコンウエハを水素気流中で表面温度 $T_{\text{surf}}=1050^\circ\text{C}$ で30分保持した後（アニールした後） $900^\circ\text{C}$ に降温した。一方、 $T_m=900^\circ\text{C}$ の金属インジウム溶媒に丁度飽和状態となる濃度までシリコンを溶かし込んだ。その後この溶媒に、標準的な陽極化成により表面に多孔質層を形成したp型シリコンウエハを、表面温度 $T_{\text{surf}}=900^\circ\text{C}$ として浸漬し冷却速度 $-1^\circ\text{C}/\text{分}$ で徐冷したところ、シリコンウエハの表面にシリコン層が堆積したが、この表面に凹凸構造がみられ、また切れたリング状のRHEED（Reflection High Energy Electron Diffraction：反射高速電子線回折）像が得られたことから、成長したシリコンは不規則な多結晶になっていることが分かった。かつこの膜を剥離しようとしたところ、剥離されずに残る部分があり、太陽電池としての使用に耐えなかった。しかし同じ条件の多孔質層の上にジクロルシランを用いて熱CVD法で成長を行うと、平滑性の良い単結晶膜が得られた。またこの膜は全面が綺麗に剥離できた。一方、同じp型シリコンウエハに、多孔質層を形成せずに同じ条件で液相成長を行った場合も良質な単結晶が得られた。すなわち多孔質層の上に液相から結晶を成長させようとすると固有の問題が生じることが分かった。

【0032】（実験2） $900^\circ\text{C}$ の金属インジウム溶媒に丁度飽和状態となるまでシリコンを溶かし込んだ。すなわち、この溶液の飽和となる温度 $T_{\text{sat}}$ は $900^\circ\text{C}$ である。

【0033】その後この溶媒の温度を表1の $T_m$ とした後、標準的な陽極化成により表面に多孔質層を形成したp型シリコンウエハを、実験1と同様に水素気流中でアニールをした後、その表面温度を溶媒の温度として（ $T_{\text{surf}}=T_m$ ）浸漬し冷却速度 $-1^\circ\text{C}/\text{分}$ で徐冷し厚さ $20\mu\text{m}$ の薄膜シリコンを堆積したが、以下の表1に示す様に、 $T_m$ に応じてRHEED像、剥離のしかたに差が見られた。

【0034】

【表1】

| $T_m$               | RHEED像           | 剥離 |
|---------------------|------------------|----|
| $904^\circ\text{C}$ | ——ピラミッド状の不均一成層—— | —  |
| $902^\circ\text{C}$ | ——不連続な膜——        | —  |

11

|      |           |          |
|------|-----------|----------|
| 900℃ | 切れたリング像   | 剥離できない   |
| 898℃ | ぼやけたスポット像 | ほぼ剥離できる  |
| 896℃ | ぼやけたスポット像 | ほぼ剥離できる  |
| 894℃ | スポット像     | 完全に剥離できる |
| 892℃ | スポット像     | 完全に剥離できる |

12

ここで $T_m$ を $T_{sat}$ より下げると、図5におけるQと同様に飽和濃度以上のシリコンがただちに析出するはずであるが、実際にはある程度の範囲で過飽和のシリコンが溶液中に存在しうる。ただし過飽和の状態は不安定で、溶液中にウエハの様な固体が存在すると、その表面近くの溶液からウエハ上に堆積が始まるものと考えられる。

【0035】こうして溶液をある程度過飽和状態としてからシリコンウエハを浸漬することによって薄膜半導体の状態は大幅に改善されることが分かった。 $T_{sat}$ と $T_m$ を変化させて実験した結果、本発明者等はほぼ $T_{sat} - T_m \geq 5^\circ$ なる関係が成り立つ時特に結晶性が高く、うまく剥離できる膜が成長できるとの結論を得た。ただし過飽和の程度が著しいと、溶液中からただちに溶質の析出が起こるため安定した析出ができない。

【0036】以上の様な結果が得られた理由を、本発明者等は次の様に推測する。すなわち溶質の析出が起こっている状態においてもミクロ的に見ると、ウエハの表面では析出する溶質原子と、溶解する溶質原子とが共存しており、正味で析出する溶質原子が多い場合に堆積が起こると考える（この点は気相から分子の化学反応を伴ってほぼ一方的に析出が起こって堆積するCVD法と異なるとされる。）、従って、成長の初期に、正味の堆積が起こらない、または正味の堆積速度が低いと、基板から溶解する原子がかなり存在するため、時間の経過に伴\*

\*い基板の初期の構造が変化してゆくものと考えられる。特に多孔質層は実効的な表面積が広く、反応性が高いので溶液中の溶質との原子のやり取りが頻繁に起こり、著しく変質しやすいと思われる。このため、特に結晶性が損なわれたり、空孔が埋まって後工程での剥離が困難になり易いと考えられる。

【0037】また液相成長法では基板の浸漬初期においては、溶液を未飽和にしないと良質の結晶が成長できないと言われるが、多孔質層は高温の還元性雰囲気の中に置くことによって、表面の欠陥が除去され、また酸素等の不純物も取り除かれるので、前記の事情とあいまって、初期から過飽和とした方が良質な結晶が得易いと考えられる。

【0038】(実験3) 900℃の金属インジウム溶媒にT度飽和状態となる濃度までシリコンを溶かし込んだ。標準的な陽極化成により表面に多孔質層を形成したp型シリコンウエハを、水素気流中でアニールした後、表面温度を表2に示す $T_{surf}$ として浸漬した後、溶液を冷却速度 $-1^\circ\text{C}/\text{分}$ で徐冷し、厚さ20 $\mu\text{m}$ の薄膜シリコンを堆積した。基板の表面温度は、溶液に浸漬後まもなく溶媒の温度 $T_m$ と一致するものと思われる。

【0039】

【表2】

| $T_{surf}$ | RHEED像             | 剥離        |
|------------|--------------------|-----------|
| 904℃       | ---ピラミッド状の不均一成長--- |           |
| 902℃       | 切れたリング像            | 部分的に剥離できる |
| 900℃       | 切れたリング像            | 剥離できない    |
| 898℃       | ぼやけたスポット像          | ほぼ剥離できる   |
| 896℃       | スポット像              | ほぼ剥離できる   |
| 894℃       | スポット像              | 完全に剥離できる  |
| 892℃       | スポット像              | 完全に剥離できる  |

成長の開始時には金属インジウム溶媒が過飽和になっていないが $T_{surf} < T_{sat}$ 、好ましくは $T_{sat} - T_{surf} \geq 5^\circ$ とすることによって、実質的に多孔質層への悪影響を防止できたものと思われる。冷却開始までは $T_{sat} = T_m = 900^\circ\text{C}$ である。

【0040】次に接合の形成について説明する。図1における基板105側の $p^+(n^+)$ 層104（バックサーフェスフィールド形成用）、光入射側の $n^+(p^+)$ 層106は、活性 $(p^-(n^-))$ 層103とは別に、それぞれ液相成長法で成長することができる。例えばGaを溶媒とした場合には、Gaがシリコン層中に溶け込み $p^+$ 型にドーピングできる。Sbを溶媒とした場合には、Sbがシリコ※50

※ン層中に溶け込み $n^+$ 型にドーピングできる。またInを溶媒とした場合には、Inはシリコン中に溶け込みにくいので、GaをInに添加してp型にドーピングできる。また同様にAsをInに添加してn型のドーピングができる。

【0041】また光入射側の $n^+(p^+)$ 層106はすでに説明した様に半導体薄膜を剥離後、別途形成ができる。ただし樹脂フィルム等の耐熱性の低い基板を使用する場合には、プラズマCVD等の低温で堆積可能な堆積方法を採用する必要がある。さらに詳細については各実施例の中で説明する。

【0042】次に結晶質の第1の基体とその再使用について図2を用いて説明する。すでに述べた様に、薄膜シ



## 13

リコン結晶を成長するためには、第1の基体としてシリコンのウエハを用いるのが最も良い。陽極化成を行うために、バルクがp型ドーパされたウエハを用いてもよいし、表面のみp型ドーパしてもよい。その方法として熱拡散、イオンインプランテーション等の手法が用いられる。陽極化成により主にp層が多孔質化して多孔質層202となる。

【0043】またシリコン結晶基板から剥離した活性層203上に残っている多孔質層202aは選択的に除去する。また活性層203が剥離されたシリコン結晶基板の表面に残った多孔質層202bも選択的に除去し再使用に備える。通常のシリコンのエッチング液、あるいは多孔質シリコンの選択的エッチング液である弗酸、あるいは弗酸にアルコールまたは過酸化水素水の少なくともどちらか一方を添加した混合液、あるいは、バッファード弗酸あるいはバッファード弗酸にアルコールまたは過酸化水素水の少なくともどちらか一方を添加した混合液の少なくとも1種類を用いて、多孔質シリコンのみを無電解湿式化学エッチングすることができる。

【0044】第1の基体は、繰り返し剥離の工程を繰り返すと次第に厚さが減少していく。また次第に表面に凹凸や欠陥が増加する傾向がある。これらの要因から繰り返し使用できる回数に制限がでるが、高価なシリコンの単結晶ウエハを何回使用できるかが、コストに大きな影響を与える。この様な観点から幾つかの改善が可能である。すなわち厚さの減少した基体の表面に、エピタキシャル成長を行って厚さの回復を図ることができる。その際に、より低いコストで成長ができる液相成長法を使用すると特に好都合である。

【0045】またこの方法は低コスト化の観点から見てさらに幾つかのメリットを持つ。すなわち、このエピタキシャル層を成長時にp型にドーパすることにより、表面をp型にドーパする工程が不要となる。また結晶質の第1の基体として、不純物濃度の不定な低品位なシリコンウエハを用いても、陽極化成工程の再現性が向上し多孔質層の品質が安定する。さらに表面をp型にドーパする工程に先立ちドーパを行わない又はより低濃度でドーパしたエピタキシャル層を堆積すると陽極化成の再現性を一層高めることができる。また繰り返し使用に伴い表面に荒れ等が発生すると後の工程に影響が大きいが、必要により機械的研磨を併用することもできる。

【0046】これまで薄膜半導体が単結晶であることを前提に説明を行ってきたがこのことは必須ではない。太\*

|        |                                                            |
|--------|------------------------------------------------------------|
| 陽極化成溶液 | HF:H <sub>2</sub> O:C <sub>2</sub> H <sub>5</sub> OH=1:1:1 |
| 電流密度   | 5mA/cm <sup>2</sup> →30mA/cm <sup>2</sup>                  |
| 化成時間   | 2.5min→(30sec)→0sec                                        |

次に徐冷法と呼ばれる方法でシリコンの液相エピタキシャル成長を行った。まず水素気流中のカーボン・ボート内で900℃で金属インジウム(1n)を溶融した。この中に溶液を攪拌しつつ多結晶シリコンウエハを溶かし※50

## 14

\*陽電池としての応用では、多結晶であっても目安として結晶粒の大きさが1mm程度あれば実用になる。結晶質の第1の基体が多結晶であっても、各々の結晶粒の範囲内では局所的にエピタキシャル成長が起こり、多結晶質の薄膜半導体層が得られる。さらに詳細については各実施例の中で説明する。

【0047】本発明による太陽電池において、薄膜結晶半導体層を転写させる低耐熱性基板材料としては高分子フィルム等が好適に用いられ、代表的なものとしてはポリイミドフィルムが挙げられる。また、ガラスや樹脂等のプラスチック板なども用いることが可能である。本発明による太陽電池において、基板と薄膜結晶半導体層とを接着させる方法としては銅ペーストあるいは銀ペーストのような導電性金属ペーストを前記両者の間に挿入して密着させ、焼成して固着させる方法が好適に用いられる。この場合、焼成後の銅あるいは銀等の金属は裏面電極及び裏面反射層としても機能する。また、高分子フィルム等の基板の場合には、基板と薄膜結晶半導体層を密着させた状態で(この場合、予め薄膜結晶半導体層表面に裏面電極を形成しておく)、フィルム基板の軟化点にまで温度を上げて前記両者を固着させてもよい。本発明による太陽電池において、入射光の反射損を減らす目的で半導体層の表面にテクスチャ処理を施すことができる。シリコンの場合にはヒドラジンやNaOH、KOH等を用いて行われる。形成されるテクスチャのピラミッドの高さとしては数μm~数十μmの範囲が適当である。

【0048】

【実施例】以下、本発明の方法の実施例について詳細に説明するが、本発明の趣旨はこれまで説明してきた通りであり、本発明は以下の実施例により何ら限定されるものではない。

(実施例1)本実施例では図2に示すプロセスにより単結晶シリコン層をポリイミドフィルムに転写して太陽電池を形成する方法を示す。

【0049】500μm厚の単結晶をシリコンウエハ201の表面にBCl<sub>3</sub>を熱拡散源として1200℃の温度でBの熱拡散を行ってp<sup>+</sup>層を形成し、3μm程度の拡散層を得た(図2(a))。次にHF溶液中で表3の条件で陽極化成を行い、ウエハ上に多孔質シリコン層202を形成した(図2(b))。

【0050】

【表3】

※込んで飽和とし、次いでゆっくり溶液の温度を894℃まで下げ成長用の溶液とした。次に雰囲気温度を調整し、水素気流中で多孔質層202が形成された単結晶シリコンウエハ201の温度を1030℃にし1時間アニ

ールしたのち温度を降下させ溶液の温度に一致するまで待った。この状態で表面に多孔質層を形成したウエハを溶液中に浸漬し、冷却速度 $-1.0^{\circ}\text{C}/\text{分}$ で徐冷し、多孔質層202の上に厚さ $20\mu\text{m}$ のノンドープの薄膜シリコン層203を堆積し溶液から引き上げた。次いでさらに別に用意されたカーボン・ボート内に $900^{\circ}\text{C}$ で金属インジウム(In)を溶解しSiで飽和とし、さらにSiの0.1at%のガリウム(Ga)を溶かし込み成長用の溶液とした。引き続きこの中にノンドープの薄膜シリコン層まで形成されたウエハを浸漬し薄膜シリコンの上に、厚さ $1\mu\text{m}$ のp<sup>+</sup>薄膜シリコン層204を堆積し溶液から引き上げた。

【0051】厚さ $50\mu\text{m}$ のポリイミドフィルム205の片面にスクリーン印刷により銅ペースト209を $20\mu\text{m}$ 厚で塗り、この面を上述のウエハp<sup>+</sup>薄膜シリコン層204面に密着させて貼り合わせた。この状態でオープンに入れて $300^{\circ}\text{C}$ 、20分の条件で銅ペーストの焼成を行うとともにポリイミドフィルムとウエハとを固着させた(図2(e))。固着したポリイミドフィルムとウエハに対して、ウエハの接着していない側の面を真空チャック(図示せず)で固定しておき、ポリイミドフィルム205の一方の端から力を作用させてpeelingを行い、シリコン層203、204をウエハ201から剥離してポリイミドフィルム205上に転写させた(図2

|       |                                                                                                       |
|-------|-------------------------------------------------------------------------------------------------------|
| ガス流量比 | $\text{SiH}_4/\text{H}_2 = 1\text{cc}/20\text{cc}$<br>$\text{PH}_3/\text{SiH}_4 = 2.0 \times 10^{-3}$ |
| 基板温度  | $250^{\circ}\text{C}$                                                                                 |
| 圧力    | $0.5\text{Torr}$                                                                                      |
| 放電電力  | $20\text{W}$                                                                                          |

最後に $\mu\text{c-Si}$ 層の上にEB(Electron Beam)蒸着によりITO透明導電膜( $82\text{nm}$ )／集電電極(Ti/Pd/Ag( $400\text{nm}/200\text{nm}/1\mu\text{m}$ ))を形成して太陽電池とした(図2(h))。

【0054】このようにして得られたポリイミド上薄膜単結晶シリコン太陽電池について $\text{AM1.5}(100\text{mW}/\text{cm}^2)$ 光照射下でのI-V特性について測定したところ、変換効率14.6%を得た。

【0055】また、剥離後のシリコンウエハ201上に残存する多孔質層についても上述と同様にしてエッチングにより除去し、平滑な面を出した(図2(i))。こうして得られた再生ウエハを用いて上述の工程を繰り返すことにより高品質な半導体層を有する薄膜単結晶太陽電池が複数個得られた。

(実施例2) 本実施例では実施例1と同様の構造の太陽電池を作製する。実施例1と同様な方法で、単結晶シリコンウエハ201の表面に多孔質シリコン層202を形成した。

【0056】次に温度差法と呼ばれる方法でシリコンの液相エピタキシャル成長を行った。なお、本実施例では図8の装置の液相成長槽の内部構造が図9に示すように※50

\*(f))。

【0052】ウエハ201から剥離した薄膜シリコン層203上に残っている多孔質層202の残渣(多孔質層202a)を、弗酸と過酸化水素水および純水との混合液で攪拌しながら選択エッチングした。薄膜シリコン層203上はエッチングされずに残り、多孔質層202の残渣のみが完全に除去された。非多孔質シリコン単結晶では上述のエッチング液に対するエッチング速度は極めて低く、多孔質層のエッチング速度との選択比は $10^5$ 以上にも達し、非多孔質シリコン層におけるエッチング量(数十Å程度)は実用上無視できる。透過電子顕微鏡による断面観察の結果、薄膜シリコン層203には新たな結晶欠陥は導入されておらず、良好な結晶性が維持されていることが確認された。得られたポリイミドフィルム205上の薄膜シリコン層203の表面を弗酸／硝酸系のエッチング液でエッチングして清浄化を行った後、薄膜シリコン層203の上に市販のプラズマCVD装置により、表4に示す条件でn型微結晶シリコン( $\mu\text{c-Si}$ )層206を $200\text{\AA}$ 堆積させた(図2(g))。この時の $\mu\text{c-Si}$ 層の暗導電率は $\sim 5\text{S}/\text{cm}$ であった。なお、S(シーメンス)はオーム( $\Omega$ )の逆数を示す。

【0053】

【表4】

※異なる。すなわち、図9に示すように、カーボンボード614'の右側の内壁にSiウエハが貼り付けてあり、またヒーター613'と613'のバランスを変え、カーボンボードの右側が温度が高くなるように調整されるため、ここでは溶液が未飽和でシリコンの溶け出しが起これり溶け出したシリコンが左に拡散し、こちらでは温度が低く溶液が過飽和なためシリコンの堆積が起こることになる。

【0057】まず水素気流中のカーボン・ボート内で $900^{\circ}\text{C}$ で金属インジウム(In)を溶解した。次いで溶解したインジウムの中に溶解用多結晶シリコンウエハを浸漬しボートの内壁の一部に貼りつけ攪拌しながら溶解させ飽和とした。次いでゆっくりと溶液の温度を $890^{\circ}\text{C}$ まで下げ成長用の溶液とした。次に水素気流中でアニールの後雰囲気温度を調整し、多孔質層202が形成された単結晶シリコンウエハ201の温度が溶液の温度に一致するまで待った。この状態で表面に多孔質層を形成したウエハ201を溶液中に浸漬するとともに、単結晶シリコンウエハ201周辺の温度に変化がないよう調整しつつ、Siウエハが貼りつけられたボートの壁面の温度を $910^{\circ}\text{C}$ とした。この後実施例1とは異なり、溶液

等の温度に変化を与えずに放置して、多孔質層202の上に厚さ20 $\mu$ mのノンドープの薄膜シリコン層203を堆積し溶液から引き上げた。温度差法では、溶解用多結晶シリコンウエハの近傍の溶液が未飽和なため、ウエハの表面からシリコンが定常的に溶解し続けるため、特に溶液全体を冷却する必要がない。次いでさらに別に用意されたカーボン・ポート内に900℃で金属インジウム(In)を溶解しSiで飽和としさらにSiの0.1at%のガリウム(Ga)を溶かし込んだ後890℃に下げて成長用の溶液とした。引き続きこの中にノンドープの薄膜シリコン層まで形成されたウエハを浸漬し薄膜シリコンの上に、厚さ1 $\mu$ mのp<sup>+</sup>薄膜シリコン層204を堆積し溶液から引き上げた。この場合には成長時間が短いため、特に徐冷したり、溶解用のシリコンウエハを用いなくとも、ほぼ定常的に堆積ができた。

【0058】以下実施例1と同様な方法によりポリイミドフィルム上に薄膜単結晶シリコン太陽電池を形成した。この太陽電池についてもAM1.5(100mW/cm<sup>2</sup>)光照射下でのI-V特性について測定したところ、変換効率15.4%を得た。

【0059】また、剥離後のシリコンウエハ上に残存する多孔質層についても上述と同様にしてエッチングにより除去し、平滑な面を出した(図2(i))。こうして得られた再生ウエハを用いて上述の工程を繰り返すことにより高品質な半導体層を有する薄膜単結晶太陽電池が複数個得られた。

(実施例3)本実施例でも実施例1と同じ構造の太陽電池を作製する。実施例1と同様な方法で、単結晶シリコンウエハ201の表面に多孔質シリコン層202を形成した。

【0060】次に本発明者らによる特開平6-191987号公報に記載された恒温法と呼ばれる方法でシリコンの液相エピタキシャル成長を行った。なお、本実施例では図8の装置の液相成長槽の内部構造が図10に示すように異なる。すなわち、基板と多結晶シリコンウエハが相対して配置される。多結晶シリコンから溶出したシリコンは密度が低下するため対流を起こし基板側に輸送されその上に堆積する。このような対流を効果的に起こすためには基板と多結晶シリコンの間の距離を広く保つ必要がある。

【0061】まず水素気流中のカーボン・ポート内で900℃で金属インジウム(In)を溶解した。次いで溶解したインジウムの中に溶解用多結晶シリコンウエハを浸漬しポートの底部に貼りつけ溶解させ飽和とした。次いでゆっくりと溶液の温度を894℃まで下げ成長用の溶液とした。次に、アニールが終了した多孔質層202が形成された単結晶シリコンウエハ201の温度が溶液の温度に一致するまで待った。この状態で表面に多孔質層を形成したウエハ201を溶液中に浸漬し、多孔質層202面が溶解用多結晶シリコンウエハに、2cmの間

隔を保って対向させた。この後実施例1とは異なり溶液等の温度に変化を与えずに、また実施例2とは異なり溶液内に温度差が生じない様に放置して、多孔質層202の上に厚さ20 $\mu$ mのノンドープの薄膜シリコン層203を堆積し溶液から引き上げた。恒温法では、溶解用多結晶シリコンウエハの近傍の溶液は、Siが溶け込んで密度が低下すると対流により多孔質シリコン層202表面に向けて運び去られてウエハの表面からシリコンが定常的に溶解し続けるため、特に溶液全体を冷却する必要がない。以下実施例1と同様な方法によりポリイミドフィルム上に薄膜単結晶シリコン太陽電池を形成した。この太陽電池についてもAM1.5(100mW/cm<sup>2</sup>)光照射下でのI-V特性について測定したところ、セル面積6cm<sup>2</sup>で開放電圧0.6V、短絡光電流35mA/cm<sup>2</sup>、曲線因子0.79となり、エネルギー変換効率16.2%を得た。

【0062】また、剥離後のシリコンウエハ上に残存する多孔質層についても上述と同様にしてエッチングにより除去し、平滑な面を出した(図2(i))。こうして得られた再生ウエハを用いて上述の工程を繰り返すことにより高品質な半導体層を有する薄膜単結晶太陽電池が複数個得られた。

(実施例4)本実施例では、T<sub>sat</sub>=T<sub>m</sub>=900℃の溶液に浸漬する単結晶シリコンウエハ201の表面温度T<sub>surf</sub>を890℃とした以外は実施例1と同様な方法で薄膜単結晶太陽電池を作製した。この太陽電池についてもAM1.5(100mW/cm<sup>2</sup>)光照射下でのI-V特性について測定したところ、変換効率16.2%を得た。

30 (実施例5)本実施例では、ノンドープ薄膜シリコン層203を堆積するところまでは実施例1と共通である。溶液から引き上げた試料を水素気流中で1200℃まで加熱し30分放置し再び温度を900℃とした。この熱処理により、p型の多孔質層202中のボロン(B)が、ノンドープの薄膜シリコン層203に熱拡散し、p<sup>+</sup>薄膜シリコン層206となった。次いでさらに別の用意されたカーボン・ポート内に900℃で金属インジウム(In)を溶解しSiで飽和とし、さらにSiの0.01at%のアンチモン(Sb)を溶かし込み成長用の溶液とした。引き続きこの中にノンドープの薄膜シリコン層203まで形成されたウエハを浸漬し薄膜シリコンの上に、厚さ1 $\mu$ mのn<sup>+</sup>薄膜シリコン層204を堆積し溶液から引き上げた。この後、プラズマCVD装置によりn型微結晶シリコン( $\mu$ c-Si)層206を堆積する工程を省略した以外は実施例1と同様にして、実施例1とは、ドープ層の順序が逆になった薄膜単結晶太陽電池を作製した。この太陽電池についてもAM1.5(100mW/cm<sup>2</sup>)光照射下でのI-V特性について測定したところ、変換効率15.7%を得た。

50 (実施例6)本実施例では図3(b)に示すように、実

実施例1と同様な方法で単結晶シリコンウエハ301の表面に多孔質シリコン層302を形成した。次に水素気流中のカーボン・ボート内で800℃で金属インジウム(In)を溶解した。この中に溶液を攪拌しつつ多結晶シリコンウエハを溶かし込んで飽和とし、さらにSiの0.02at%のアンチモン(Sb)を溶かし込み成長用の溶液とした。次いでゆっくりと溶液の温度を794℃まで下げ成長用の溶液とした。次に雰囲気温度を調整し、アニールの済んだ多孔質層302が形成された単結晶シリコンウエハ301の温度が溶液の温度に一致するまで待った。この状態で表面に多孔質層を形成したウエハを溶解中に浸漬し、冷却速度-1.0℃/分で徐冷し、多孔質層302の上に厚さ0.5μmのn<sup>+</sup>型薄膜シリコン層306を堆積し溶液から引き上げた。以下実施例1と同様にして厚さ20μmのノンドープの薄膜シリコン層303、厚さ1μmのp<sup>+</sup>型薄膜シリコン層304を堆積した。この後、プラズマCVD装置によりn<sup>+</sup>微結晶シリコン(μc-Si)層306を堆積する工程を省略した以外は実施例1と同様にして、実施例1と

ドープ層の順序が同じ薄膜単結晶太陽電池を作製した。この太陽電池についてもAM1.5(100mW/cm<sup>2</sup>)光照射下でのI-V特性について測定したところ、変換効率16.4%を得た。

(実施例7) 本実施例では熱拡散によるかわりに、液相成長法で形成したp層を陽極化成した。まず水素気流中のカーボン・ボート内で900℃で金属インジウム(In)を溶解した。この中に溶液を攪拌しつつ多結晶シリコンウエハを溶かし込んで飽和とし、さらにSiの0.1at%のガリウム(Ga)を溶かし込み成長用の溶液とした。この状態で同じ温度とされた500μm厚の単結晶シリコンウエハ201を溶液中に浸漬し、冷却速度-1.0℃/分で徐冷し、厚さ3μmのp型半導体層を形成した。以下は実施例1と同じ手順で同じ構成の薄膜単結晶シリコン太陽電池を得た。

【0063】また、剥離後のシリコンウエハ201上に残存する多孔質層についても上述と同様にしてエッチングにより除去し、平滑な面を出した(図2(i))。この後再び前記の液相成長法で厚さ3μmのp型半導体層を形成し、再び実施例1と同じ手順で同じ構成の薄膜単結晶シリコン太陽電池を得た。以下同様にして同一の単結晶シリコンウエハ201を用いてさらに多数の高品質な半導体層を有する薄膜単結晶太陽電池が得られた。この工程を行うことで、高価な単結晶シリコンウエハ201を有効に利用することができたばかりでなく、Bの熱拡散の工程が不要となった。

(実施例8) 本実施例では単結晶シリコンウエハのかわりに、厚さ1000μmの、粒径が主として0.3~3cm程度が多結晶シリコンウエハを第1の基体として用いた以外は実施例1と同様にしてポリイミドフィルム上に薄膜多結晶太陽電池を得た。この様にして得られた太

陽電池ではノンドープ層までは、使用した多結晶シリコンウエハの個々の結晶粒領域の内部では結晶方位を引き継いでおり、局所的にはエピタキシャル成長が起こっていると考えられる。この薄膜多結晶シリコン太陽電池についてAM1.5(100mW/cm<sup>2</sup>)光照射下でのI-V特性について測定したところ、変換効率13.5%を得た。

【0064】また、剥離後のシリコンウエハ201上に残存する多孔質層についても上述と同様にしてエッチングにより除去し、平滑な面を出した(図2(i))。こうして得られた安価な再生ウエハを用いて上述の工程を繰り返すことにより高品質な半導体層を有する薄膜多結晶太陽電池が複数個得られた。

(実施例9) 本実施例では、安価な公称純度98.5%の金属級シリコンから、CZ(Czochralski)法により引き上げたインゴットを1mm厚にスライスし、表面を鏡面研磨して作製した多結晶シリコン基板を第1の基体として用いた。金属級シリコンはアルミニウム合金等の原料としても使用される安価な粗製シリコンで、一般の半導体用シリコンに比べはるかに安価であるが、高濃度の不純物を含みこのままで電子デバイスに使用されることはない。作製した金属級シリコン基板の表面付近の元素分析を行ったところ、表5の結果の通りで不純物の濃度は合わせて0.01%強(Siの純度が99.99%)であった。また、この金属級シリコン基板の結晶粒径は数mm~数cmであった(図2(a))。

【0065】

【表5】

| 不純物 | 濃度      |
|-----|---------|
| Ca  | 42ppm   |
| B   | 38ppm   |
| Al  | 22ppm   |
| Ni  | <5ppm   |
| Fe  | 10ppm   |
| Cr  | 0.6ppm  |
| Mn  | <0.2ppm |
| Ti  | <1ppm   |

このウエハに、実施例7で説明したような液相成長法で厚さ1μmのノンドープ層および厚さ3μmのp層をこの順に形成しこのp層を陽極化成した。ここに示した様に金属級シリコンはp型であることが多いが、ドープの程度が不定なため陽極化成の再現性が悪くなりがちである。液相成長法によって制御されたp層を形成しこれを陽極化成することにより、陽極化成の再現性が改善できる。さらに多結晶シリコンと液相成長法によって形成されるp層の間にノンドープ層を挿入することにより、陽極化成の及ぶ深さの制御性も良くなる。以下は実施例1と同じ手順で同じ構成の薄膜多結晶シリコン太陽電池を得た。

【0066】また、剥離後のシリコンウエハ201上に

21

残存する多孔質層についても上述と同様にしてエッチングにより除去し、平滑な面を出した(図2(i))。この後再び前記の液相成長法で厚さ1 $\mu$ mのノンドープ層および厚さ3 $\mu$ mのp層を形成し、実施例1と同じ手順で同じ構成の薄膜多結晶シリコン太陽電池を得た。以下同様の手順を繰り返し、同一の金属級シリコンの多結晶シリコンウエハ201を用いてさらに多数の高品質な半導体層を有する薄膜多結晶太陽電池が得られた。この工程を行うことで、低品位の多結晶シリコンウエハ201を利用できるようになったばかりでなく、Bの熱拡散の工程が不要となった。

|        |                                                                |
|--------|----------------------------------------------------------------|
| 陽極化成溶液 | HF:H <sub>2</sub> O:C <sub>2</sub> H <sub>5</sub> OH=1:1:1     |
| 電流密度   | 1mA/cm <sup>2</sup> →5mA/cm <sup>2</sup> →40mA/cm <sup>2</sup> |
| 化成時間   | 2min→2.5min→(20sec)→0sec                                       |

次に徐冷法で化合物半導体の液相ヘテロエピタキシャル成長を行った。まず水素気流中のカーボン・ボート内で810℃で金属ガリウム(Ga)を融解した。次いで融解したインジウムの中にひ素(As)を飽和となるまで溶解した。一方多孔質シリコン層402を水素雰囲気中で1050℃で7分間アニールした後800℃に降温した。次に溶液の温度を800℃に調整し、この中に多孔質シリコン層402を形成した単結晶シリコンウエハ401を浸漬し、溶液の温度を-0.1℃/分の割合でゆっくりと下げn<sup>+</sup>のGaAs層403を成長した。次にガリウム溶液にアルミニウム(Al)を接触され溶液に徐々に溶け込ませ成長を継続しAlの濃度が徐々に変化するn<sup>+</sup>の遷移層(Al<sub>1-x</sub>Ga<sub>x</sub>Asと記す。)404を成長した。x=0.37に達したところでガリウム溶液へのAlの接触を中止し、Alの濃度を一定に保ってn型のAl<sub>0.37</sub>Ga<sub>0.63</sub>As層405を成長した。次に、これとは別に用意されたp型のドーパントを含むAlとAsを含む800℃のGa溶液に、n型のAl<sub>0.37</sub>Ga<sub>0.63</sub>As層405まで形成された基板を浸漬し、-0.1℃/分で溶液を冷却しp型のAl<sub>0.37</sub>Ga<sub>0.63</sub>As層406を成長しさらにドーパントの量を増やしてp<sup>+</sup>のAl<sub>0.37</sub>Ga<sub>0.63</sub>As層407を成長した。以上と同様の手順でp型のAl<sub>0.37</sub>Ga<sub>0.63</sub>As層408、n<sup>+</sup>型のAl<sub>1-x</sub>Ga<sub>x</sub>As層409、n型のAl<sub>0.37</sub>Ga<sub>0.63</sub>As層410、n<sup>+</sup>型のAl<sub>0.9</sub>Ga<sub>0.1</sub>As層411、n型のGaAs層412、p型のGaAs層413

を成長した。  
【0069】成長した最表面層のp型GaAs層413の上にPd/AuをEB蒸着により形成した後に、厚さ1mm厚の亚克力樹脂板の片面にスクリーン印刷により銅ペーストを10~30 $\mu$ m厚で塗り、この面を上述のウエハのp型GaAs層413側に密着させて貼り合わせた。この状態でオープンに入れて300℃、20分の条件で銅ペーストの焼成を行うとともにポリイミドフィルムとウエハとを固着させた。固着した亚克力樹脂板とウエハに対して、ウエハの接着していない側の面お

22

\* (実施例10) 本実施例では図4に示す構造の化合物半導体層を亚克力樹脂に転写して超高効率タンデム型太陽電池を形成する方法を示す。

【0067】500 $\mu$ m厚の単結晶シリコンウエハ401の表面にBCl<sub>3</sub>を熱拡散源として1200℃の温度でBの熱拡散を行ってp<sup>+</sup>層を形成し、3 $\mu$ m程度の拡散層を得た。次にHF溶液中で表6の条件で陽極化成を行い、ウエハ上に多孔質シリコン層402を形成した。

【0068】

【表6】

※よび亚克力樹脂板の接着していない側の面それぞれに対して真空チャック固定し、貼り合わせた面に対して垂直方向に互いに均一に引っ張り力を加えて多孔質層402のところで破壊させ、成長層をウエハから剥離して亚克力樹脂板上に転写させた(図3(e))。シリコンウエハから剥離したn<sup>+</sup>型のGaAs層403上に残っている多孔質層を、エチレンジアミン+ピロカテコール+純水の混合液で110℃で選択エッチングした。n<sup>+</sup>型のGaAs層403はエッチングされずに残り、多孔質層のみが完全に除去された。単結晶GaAsは上述のエッチング液に対するエッチング速度が極めて低く、実用上無視できる膜厚減少である。透過電子顕微鏡による断面観察の結果、成長層には新たな結晶欠陥は導入されておらず、良好な結晶性が維持されていることが確認された。

【0070】次に最表面層であるn<sup>+</sup>型GaAs層403をグリッド状に残して他の部分をエッチングしてn<sup>+</sup>型Al<sub>1-x</sub>Ga<sub>x</sub>As層404を露出させ、表面電極(Au/Ge/Ni/Au)をEB蒸着およびフォトリソグラフィにより、グリッド状のn<sup>+</sup>GaAs層403の上のみに形成した後、反射防止膜としてTiO<sub>2</sub>/MgOをプラズマCVD法により堆積して太陽電池とした。

【0071】このようにして得られた亚克力樹脂板上の薄膜化合物半導体太陽電池についてAM1.5(100mW/cm<sup>2</sup>)光照射下でのI-V特性について測定したところ、変換効率23.8%を得た。また、剥離後のシリコンウエハ上に残存する多孔質層については実施例1および実施例2と同様にしてエッチングにより除去し、平滑な面を出した。こうして得られた再生ウエハを用いて上述の工程を繰り返すことにより高品質な半導体層を有する薄膜化合物半導体太陽電池が複数個得られた。

(実施例11) 本実施例においては図6の工程により単結晶シリコンを用いたスタガー型の電界効果トランジスタを作る。

【0072】500 $\mu$ m厚の単結晶シリコンウエハ60

※50

1の表面に $\text{BCl}_3$ を熱拡散源として1200℃の温度でBの熱拡散を行って $p^+$ 層を形成し、3 $\mu\text{m}$ 程度の拡散層を得た。続いて実施例1と同様にして多孔質層602を形成した(図6(b))。次に徐冷法でシリコンの液相エピタキシャル成長を行った。すなわちまず水素気流中のカーボン・ボート内で900℃の飽和溶液を作製しさらに $n$ 型のドーパントとして砒素(As)を溶かし込み、ゆっくりと溶液の温度を894℃まで下げ成長用の溶液とした。次に雰囲気温度を調整し、水素気流中で多孔質層202が形成された単結晶シリコンウエハ601の温度を1030℃にし1時間アニールしたのち温度を降下させ溶液の温度に一致するまで待った。この状態で表面に多孔質層を形成したウエハを溶液中に浸漬し、多孔質層602の上に厚さ0.1 $\mu\text{m}$ の $n^+$ 型の薄膜シリコン層603を堆積した。次いでさらに別のカーボン・ボート内で900℃の飽和溶液を作製しゆっくりと溶液の温度を894℃まで下げ、この中に $n^+$ 型の薄膜シリコン層603まで形成されたウエハを浸漬し厚さ0.3 $\mu\text{m}$ の $p^-$ 型の薄膜シリコン層604を堆積した。次に水蒸気中の熱処理により $p^-$ 型の薄膜シリコン層604の表面側0.1 $\mu\text{m}$ を酸化しゲート絶縁膜とした。その上にアルミ層をスパッタ法により堆積し、フォトリソグラフィ工程によりゲート電極・ゲート配線606を形成した。この上にゾル=ゲル法による $\text{SiO}_2$ 膜607により、ガラス基板608を貼りつけた(図6(g))。その後ウエハ601を剥離し、多孔質層602の残渣を除去した後(図6(i))、 $n^+$ 型の薄膜シ

|        |                                                                           |
|--------|---------------------------------------------------------------------------|
| 陽極化成溶液 | $\text{HCl}:\text{H}_2\text{SO}_4:\text{NH}_4\text{H}_2\text{PO}_4=1:1:3$ |
| 印加電圧   | 300mV→1000mA/cm <sup>2</sup>                                              |
| 化成時間   | 1min→5sec                                                                 |

次に化合物半導体の液相ヘテロエピタキシャル成長を行った。まず水素気流中のカーボン・ボート内での810℃で金属ガリウム(Ga)を融解した。次いで融解したインジウムの中に砒素(As)を飽和となるまで溶解した。次に溶液の温度を800℃に調整し、この中に多孔質層702を形成した単結晶シリコンウエハ701を浸漬しつつ、溶液にアルミニウム(Al)を接触され溶液に徐々に溶け込ませ成長を継続しAlの濃度が徐々に変化する遷移層( $\text{Al}_x\text{Ga}_{1-x}\text{As}$ と記す。)703を成長した(図7(c))。なお、遷移層703の成長は表面温度が800℃で浸漬して行った。徐冷条件は-0.1℃/分とした。 $x=0.37$ に達したところでガリウム溶液へのAlの接触を中止し、Alの濃度を一定に保ってバリア層として $\text{Al}_{0.37}\text{Ga}_{0.63}\text{As}$ 層704を成長した(図7(d))。次に、これとは別に用意された溶液を用いて発光層 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 層705を成長した(図7(e))。再びバリア層として $\text{Al}_{0.37}\text{Ga}_{0.63}\text{As}$ 層706を成長した(図7(f))。次いで $\text{SnO}_2$ 透明導電層708のコートされたガラス709を $\text{In}_2\text{O}_3$ のゾル=ゲル膜708で貼りあわせ(図7

\*リコン層603をフォトリソグラフィ工程により603'、603"の様にパターンニングし、さらにその上に窒化シリコン層を堆積しフォトリソグラフィ工程により609の様にパターンニングし、さらにアルミ層を堆積しフォトリソグラフィ工程によりパターンニングし、ドレイン電極・ドレイン配線610'と、ソース電極・ソース配線610"を形成した。

【0073】こうして作製したトランジスタは、 $p^-$ 層が単結晶でありかつ薄いので、ゲート電圧のon/offにより極めて高いドレイン電流のon/off比がとれかつ大きなドレイン電流がとれた。したがってトランジスタの面積が小さくても大きな駆動能力をもつ。また単結晶を使用していながらスタガー型であるため、アモルファスシリコンを用いたトランジスタなみに、ドレイン・ゲートの配線の自由度が大きく、液晶のマトリクス駆動時に用いると、高コントラスト、高速動作、高開口比が容易に実現できる。

(実施例12)本実施例においては図7の工程によりGaAlAs系のLEDを作る。500 $\mu\text{m}$ 厚の単結晶 $p$ 型のGaAsウエハ701を、P.Schmuki等の報告(P.Schmuki, J. Fraser, C.M. Vitus, M.J. Graham, H.S. Issacs J. Electrochem. Soc. 143( '96)p3316)を参考にして表7の条件で陽極化成し、多孔質層702を形成した(図7(b))。

【0074】

【表7】

※(g)、ウエハ701を剥離した(図7(h))。さらにガラス711を銅ペースト層710で貼りあわせ、さらに引きだし線712を $\text{SnO}_2$ 透明導電層708、銅ペースト層710から引き出した(図7(i))。さらに側面を樹脂713で封止した(図7(j))。こうして高輝度の面発光赤色LEDを得ることができた。この方法では特に銅ペースト層710が発光を有効に前面に反射し、かつ $\text{SnO}_2$ 透明導電層708や $\text{In}_2\text{O}_3$ のゾル=ゲル膜708がガラス711と $\text{Al}_{0.37}\text{Ga}_{0.63}\text{As}$ 層706の屈折率の大きな違いによる反射損を低減するため輝度が高くなる。

【0075】

【発明の効果】以上述べたように、本発明によれば、結晶性に優れた単結晶、多結晶等の半導体層を第2の基体上に低コストで作製することができる。また、廉価でフレキシブルな基板上に半導体層を形成して、様々な利用形態がとれる半導体基材を得ることができる。

【0076】また本発明によれば、低耐熱性基板上に交換効率の高い薄膜結晶太陽電池が得られ、これにより量産性のある良質の太陽電池を市場に提供することができ

るようになった。

【0077】また本発明によれば、特性の良好な薄膜結晶太陽電池を基板から剥離して形成し、該基板を再生して繰り返し使用することで材料の有効利用が図られ、その結果、安価な太陽電池が作製できるようになった。

【図面の簡単な説明】

【図1】本発明の太陽電池の構造を示した概略断面図である。

【図2】本発明の太陽電池の製造方法について説明した図である。

【図3】本発明の太陽電池の製造方法について説明した図である。

【図4】図3の本発明の太陽電池の製造方法によって多孔質層上に形成されたGaAs/AlGaAs薄膜太陽電池の構造を示した概略断面図である。

【図5】液相成長法の原理を説明するための図である。

【図6】スタガー型の電界効果トランジスタの製造方法について説明した図である。

【図7】GaAlAs系のLEDの製造方法について説明した図である。

【図8】本発明を実施するのに好適な太陽電池の半導体層の成長装置の1例を示す図である。

【図9】本発明を実施するのに好適な太陽電池の半導体層の成長装置の1例の一部を示す図である。

【図10】本発明を実施するのに好適な太陽電池の半導体層の成長装置の1例の一部を示す図である。

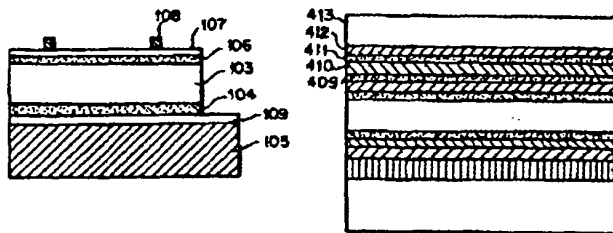
【符号の説明】

- 201, 301, 401 結晶基板  
202, 202a, 202b, 302, 302a, 302b, 402 多孔質層  
103, 203, 303 活性層  
104, 204, 304 p<sup>+</sup>層 (またはn<sup>+</sup>層)  
106, 206, 306 n<sup>+</sup>層 (またはp<sup>+</sup>層)  
107, 207, 307 反射防止層 (透明導電層)  
108, 208, 308 集電電極  
109, 209, 309 裏面電極  
403 n<sup>+</sup>GaAs  
404 n<sup>+</sup>Al<sub>x</sub>Ga<sub>1-x</sub>As  
405 nAl<sub>0.37</sub>Ga<sub>0.63</sub>As  
406 pAl<sub>0.37</sub>Ga<sub>0.63</sub>As  
407 p<sup>+</sup>Al<sub>x</sub>Ga<sub>1-x</sub>As  
408 pAl<sub>0.37</sub>Ga<sub>0.63</sub>As  
409 n<sup>+</sup>Al<sub>x</sub>Ga<sub>1-x</sub>As  
410 nAl<sub>0.37</sub>Ga<sub>0.63</sub>As  
411 n<sup>+</sup>Al<sub>0.9</sub>Ga<sub>0.1</sub>As  
412 nGaAs  
413 pGaAs  
501 溶質の濃度  
502 溶液の温度  
503 相の状態の異なる領域を分ける曲線  
504 均一な溶液だけが存在する領域  
505 溶液と固体の溶質が共存する領域

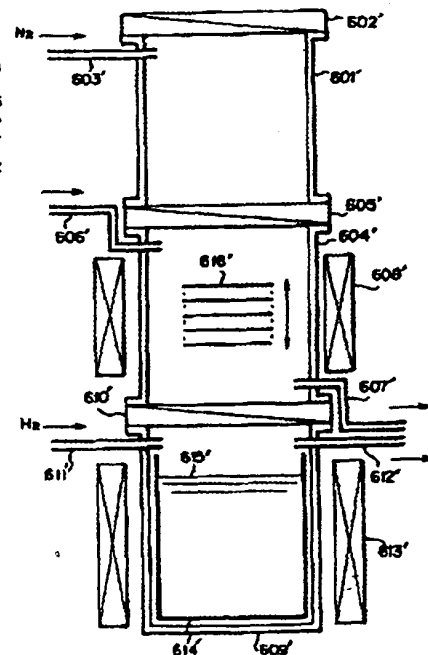
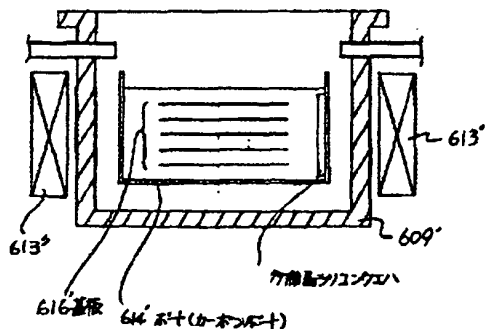
【図1】

【図4】

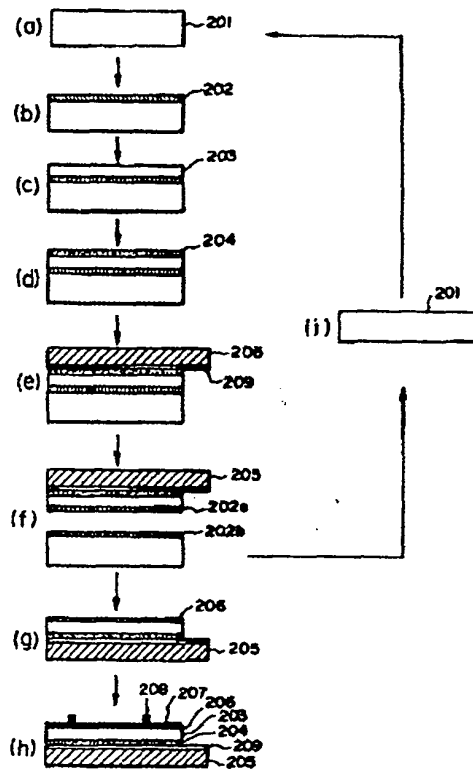
【図8】



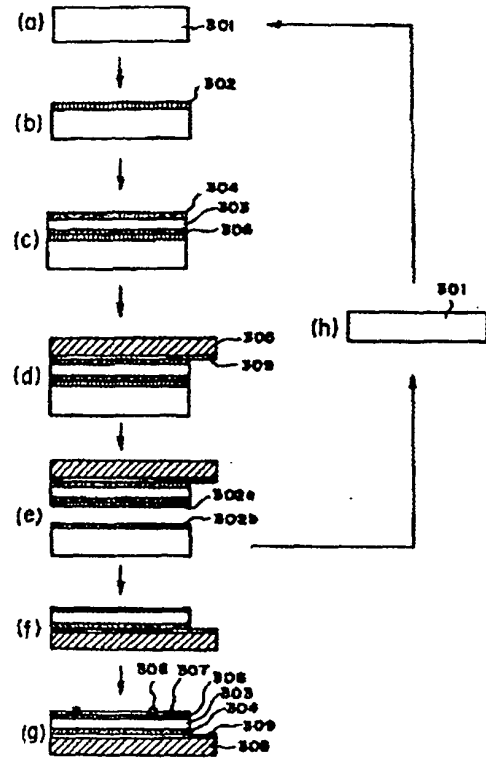
【図9】



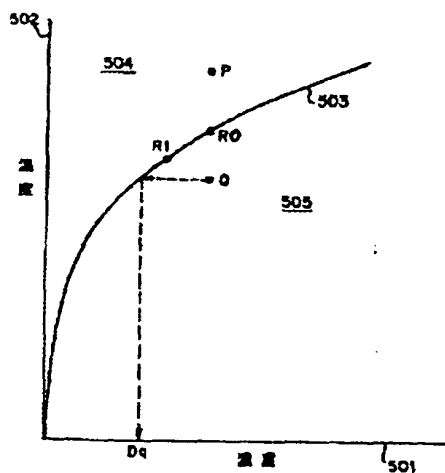
【図2】



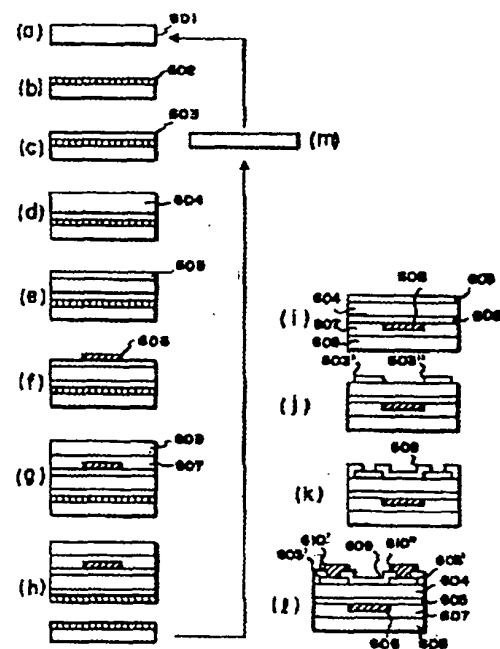
【図3】



【図5】

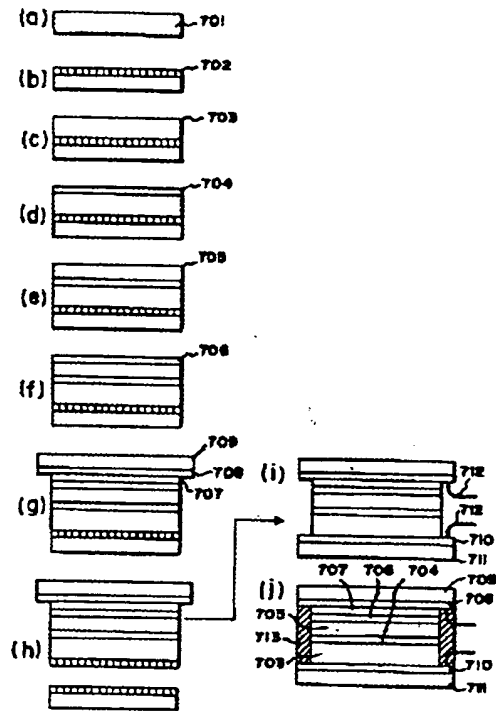


【図6】

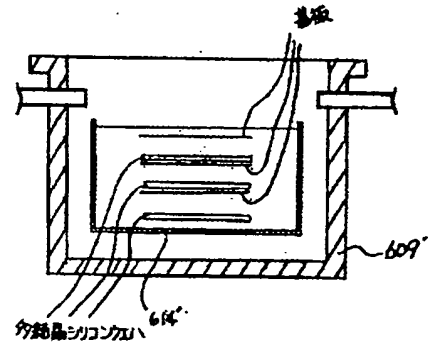




【図7】



【図10】



フロントページの続き

(72)発明者 米原 隆夫  
 東京都大田区下丸子3丁目30番2号 キヤ  
 ノン株式会社内

03500.016024

Y

b 351

s pn=jp 10189924

t s1/9

s pn=jp 7315983

t s2/9